

특2001-0014450

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H05B 33/00

(11) 공개번호 특2001-0014450
(43) 공개일자 2001년02월26일

(21) 출원번호	10-2000-0002561
(22) 출원일자	2000년01월20일
(30) 우선권주장	1999-012280 1999년01월20일 일본(JP)
(71) 출원인	산요 덴키 가부시기가이샤 다카노 야스아키
(72) 발명자	일본 오사카후 모리구치시 게이한 혼도오리 2초메 5반 5고 아바다즈토무
(74) 대리인	일본기후켄 모토스군호즈미 조바바마에하따마지3조메 112-3 장수길, 구영창

심사청구 : 없음

(54) 일렉트로 루미네스 표시 장치

요약

고속의 기록과 유지 특성이 좋은 제1 TFT와, 전류 제어성이 좋은 제2 TFT를 구비하고 있으므로, 양호한 제조 표시가 가능한 EL 표시 장치를 제공한다.

스위칭용의 제1 TFT(30)와, 유기 EL 소자 구동용의 제2 TFT와, 양극(61), 음극(66) 및 상기 양전극 사이에 끼워진 발광 소자층(65)으로 이루어지는 유기 EL 소자(60)를 구비한 유기 EL 표시 장치로서, 제1 TFT(30)는 n형 채널을 지니고 LDD 구조를 구비하고 있고, 제2 TFT는 p형 채널을 갖고 있는 구조이므로, 온전류를 높게 누설 전류를 작게 할 수가 있음과 함께, 양호한 제조 표시를 얻을 수 있다.

도면

도1

색인어

게이트, 소스, 드레인, 채널, LDD 영역, TFT, 구동 전원, 유기 EL 소자

명세서

도면의 간단한 설명

- 도 1은 본 발명의 EL 표시 장치의 평면도.
- 도 2는 본 발명의 EL 표시 장치의 단면도.
- 도 3은 본 발명의 EL 표시 장치의 각 신호의 타이밍 차트.
- 도 4는 본 발명의 EL 표시 장치의 단면도.
- 도 5는 본 발명의 EL 표시 장치의 단면도.
- 도 6은 EL 표시 장치의 등가 회로도.
- 도 7은 종래의 EL 표시 장치의 각 신호의 타이밍 차트.
- 도 8은 TFT의 특성도.
- 도 9는 TFT의 특성도.

<도면의 주요 부분에 대한 부호의 설명>

- 11, 41 : 게이트
- 13s, 43s : 소스
- 13d, 43d : 드레인
- 13c, 43c : 채널
- 13s, 43s : LDD 영역
- 30 : 제1 TFT

40 : 제2 TFT
50 : 구동 전원
60 : 유기 EL 소자

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은, 일렉트로 루미네센스 소자 및 박막 트랜지스터를 구비한 일렉트로 루미네센스 표시 장치에 관한 것이다.

최근, 일렉트로 루미네센스(Electro Luminescence: 이하, 「EL」이라 칭한다.) 소자를 이용한 EL 표시 장치가, CRT나 LCD를 대신하는 표시 장치로서 주목받고 있고, 예를 들면, 그 EL 소자를 구동시키는 스위칭 소자로서 박막 트랜지스터(Thin Film Transistor: 이하, 「TFT」라 칭한다.)를 구비한 EL 표시 장치의 연구 개발도 진행되고 있다.

도 6에, 종래의 EL 소자 및 TFT를 구비한 EL 표시 장치의 등가 회로도를 나타낸다.

상기 도면은, 제1 TFT(130), 제2 TFT(140) 및 유기 EL 소자(160)로 이루어지는 EL 표시 장치의 등가 회로 도이고, 제 n행의 게이트 신호선 Gn과 제 m열의 드레인 신호선 Dm 부근을 나타내고 있다.

게이트 신호를 공급하는 게이트 신호선 Gn과 드레인 신호를 공급하는 드레인 신호선 Dm이 상호 직교하고 있고, 양 신호선의 교차점 부근에는, 유기 EL 소자(160) 및 이 유기 EL 소자(160)를 구동하는 TFT(130, 140)가 설치되어 있다.

스위칭용의 TFT인 제1 TFT(130)는, 게이트 신호선 Gn에 접속되어 있고 게이트 신호가 공급되는 게이트 전극(131)과, 드레인 신호선 Dm에 접속되어 있고 드레인 신호가 공급되는 드레인 전극(132)과, 제2 TFT(140)의 게이트 전극(141)에 접속되어 있는 소스 전극(133)으로 이루어진다.

유기 EL 소자 구동용의 TFT인 제2 TFT(140)는, 제1 TFT(130)의 소스 전극(133)에 접속되어 있는 게이트 전극(141)과, 유기 EL 소자(160)의 양극(161)에 접속된 소스 전극(142)과, 유기 EL 소자(160)에 공급되는 구동 전원(150)에 접속된 드레인 전극(143)으로 이루어진다.

또한, 유기 EL 소자(160)는, 소스 전극(142)에 접속된 양극(161)과, 공통 전극(164)에 접속된 음극(162), 및 이 양극(161)과 음극(162) 사이에 끼워진 발광 소자층(163)으로 이루어진다.

또한, 제1 TFT(130)의 소스 전극(133)과 제2 TFT(140)의 게이트 전극(141) 사이에 한쪽의 전극(171)이 접속되고 다른쪽의 전극(172)이 공통 전극(173)에 접속된 보조 용량(170)을 구비하고 있다.

여기서, 도 6의 등가 회로도에 나타낸 회로의 구동 방법에 대해, 도 7에 도시한 각 신호의 타이밍 차트에 기초하여 설명한다. 도 7의 (a)는 제 n행의 제1 TFT(130)의 게이트 전극(131)에 공급되는 신호 VG(n)의, 상기 도 7의 (b)는 드레인 신호선 Dm의 드레인 신호 VD의, 상기 도 7의 (c)는 제 n행의 제2 TFT(140)의 게이트 전극(141)에 공급되는 신호 VC(n)의 각각의 타이밍 차트를 나타낸다.

도 7의 (a)에 도시한 게이트 신호선 Gn으로부터의 게이트 신호 VG(n)이, 게이트 전극(131)에 인가되면, 제1 TFT(130)가 온이 된다. 그 때문에, 드레인 신호선 Dm에서 도 7의 (b)에 도시한 드레인 신호 VD가 게이트 전극(141)에 공급되고, 게이트 전극(141)의 전위가 드레인 신호선 Dm의 전위와 동전위가 된다. 그리고 게이트 전극(141)에 공급된 전류치에 상당하는 전류가 구동 전원(150)으로부터 유기 EL 소자(160)에 공급된다. 그것에 의해 유기 EL 소자(160)는 발광한다.

여기서, 제1 TFT(130)가 온의 기간에는, 드레인 신호선 Dm의 전위와 동전위가 될 때까지 전류가 흘러 게이트 전극(141)의 게이트 용량에 전하가 축적된다. 그리고, 제1 TFT(130)가 오프가 되면, 그 게이트 용량에 축적된 전하는 그 상태를 유지하고, 게이트 전위는 도 7의 (c)의 점선으로 나타낸 바와 같이 유지될 필요가 있다.

그러나, 상술한 종래의 EL 표시 장치에서는 TFT의 오프 시에 누설 전류가 흐르기 때문에, 드레인 신호 VD가 도 7의 (b)에 도시한 바와 같이 1수평 기간(1H)마다 변화하면, 게이트 전극(141)의 전위 VG(n)2는, 도 7의 (c)의 실선으로 도시한 바와 같이 변화하여 유지되지 않는다.

즉, 도 7의 (c)의 실선으로 도시한 바와 같이, (1) 드레인 신호선 Dm의 전위가 게이트 전극(141)에 공급된 전위보다도 낮은 경우에는, 제1 TFT(130)를 통해 드레인 신호선 Dm에 누설 전류가 흘러 게이트 전극(141)의 전위가 저하한다. 또한, (2) 드레인 신호선 Dm의 전위가 게이트 전극(141)에 공급된 전위보다도 높은 경우에는 제1 TFT(130)를 통해 게이트 전극(141)에 누설 전류가 흐르고, 전하가 더욱 축적되어 게이트 전극(141)의 전위가 높아진다.

그렇게 하면, (1)의 경우에는, 원래 유기 EL 소자(160)에 흘러야 되는 전류보다도 큰 전류가 흐르게 되고 유기 EL 소자의 휘도가 높아지고, (2)의 경우에는, 반대로 휘도가 낮아지게 된다.

이를 어느 한쪽의 경우에도, 도 7의 (c)의 실선으로 도시한 바와 같이, 제1 TFT(130)의 누설 전류가 크면, 발광하는 표시 화소가 발광하여야 할 휘도로 발광하는 것이 곤란하다고 하는 결점이 있었다.

또한, 제2 TFT는 유기 EL을 구동하는 전원으로 부터의 전류를, 제2 TFT의 게이트에 인가된 전압에 따라서 제어하여 유기 EL 소자에 공급하는 기능을 갖고 있고, 또한, 그 능동층은, 게이트와 중첩하는 채널 영역은 전성 또는 실질적으로 전성인 영역과, 그 양측의 영역에 불순물을 도핑한 소스 및 드레인 영역을 구비

하고 있다.

그런데, 도 9의 점선으로 도시한 바와 같이, 제2 TFT가 n형 채널의 경우에는 그 드레인 전류-드레인 전압 (I_d - V_d) 특성에 있어서, 드레인 전압 V_d 가 증대하여도 일정한 드레인 전류치 I_d 가 되는, 소위 포화하는 영역이 매우 좁기(포화 특성이 나쁘기) 때문에, V_d 치가 커지면, 전류치 I_d 가 커지고, 전압 V_d 에 의해 일정한 전류가 얻어지지 않아 전류의 제어성이 나쁘다고 하는 결점이 있었다.

특히 n형 채널의 다결정 실리콘 TFT에서는 결정 입계가 존재하고, 입계에 트랩된 전자에 의해 포텐셜 배리어가 형성되어 공핍층이 넓어진다. 이 때문에 드레인 전극 엔지에 있어서 입계에 강한 전계가 걸려, 이에 따라 가속된 전자가 격자와 충돌하는 충돌 전리 현상이 발생하기 때문에, 드레인 전류는 포화하지 않고서 증가한다.

본 발명이 이루고자 하는 기술적 과제

그래서 본 발명은, 상기한 종래의 결점에 감안하여 이루어진 것으로, 제1 TFT(130)의 누설 전류를 억제하여 제2 TFT(140)의 게이트 전극(141)의 전위를 유지함과 함께, 제2 TFT(140)의 전류 제어성을 좋게 함으로써, 양호한 계조 표시가 얻어지는 EL 표시 장치를 제공하는 것을 목적으로 한다.

본 발명의 EL 표시 장치는, 양극과 음극 사이에 발광층을 갖는 일렉트로 루미네센스 소자와, 비단결정 반도체막으로 이루어지는 능동층의 소스가 보조 용량으로, 상기 능동층의 드레인이 드레인 신호선에, 상기 능동층의 채널 상측에 설치한 게이트 전극이 게이트 신호선에 각각 접속된 제1 박막 트랜지스터와, 비단결정 반도체막으로 이루어지는 능동층의 드레인이 상기 일렉트로 루미네센스 소자의 구동 전원에, 게이트가 상기 제1 박막 트랜지스터의 소스에 각각 접속된 제2 박막 트랜지스터를 구비하고 있고, 상기 제1 박막 트랜지스터는 n형 채널을 가지면서, LDD 구조, 멀티게이트 구조 또는 오프셋 구조 중 어느 하나의 구조를 구비하고 있고, 상기 제2 박막 트랜지스터는 p형 채널을 구비하고 있는 것이다.

또한, 본 발명의 EL 표시 장치는, 양극과 음극 사이에 발광층을 갖는 일렉트로 루미네센스 소자와, 비단결정 반도체막으로 이루어지는 능동층의 소스가 보조 용량에, 상기 능동층의 드레인이 드레인 신호선에, 상기 능동층의 채널 아래쪽으로 설치한 게이트 전극이 게이트 신호선에 각각 접속된 제1 박막 트랜지스터와, 비단결정 반도체막으로 이루어지는 능동층의 드레인이 상기 일렉트로 루미네센스 소자의 구동 전원에, 게이트가 상기 제1 박막 트랜지스터의 소스에 각각 접속된 제2 박막 트랜지스터를 구비하고 있고, 상기 제1 박막 트랜지스터는 n형 채널을 가지면서, LDD 구조, 멀티게이트 구조 또는 오프셋 구조 중 어느 한 구조를 구비하고 있고, 상기 제2 박막 트랜지스터는 p형 채널을 구비하고 있는 것이다.

본 발명의 구성 및 작용

본 발명의 EL 표시 장치에 대해 이하에 설명한다.

<제1 실시 형태>

도 1에 본 발명을 유기 EL 표시 장치에 적용한 경우의 1표시 화소를 나타낸 평면도를 나타내고, 도 2의 (a)에 도 1 중의 A-A 선에 따른 단면도를 나타내고, 도 2의 (b)에 도 1 중의 B-B선에 따른 단면도를 나타낸다.

도 1에 도시한 바와 같이, 게이트 신호선(51)과 드레인 신호선(52)으로 둘러싸인 영역에 표시 화소가 형성되어 있다. 양 신호선의 교점 부근에는 제1 TFT(30)가 구비되어 있고, 그 TFT(30)의 소스(13s)는 후술하는 보조 용량 전극선(54) 사이에서 보조 용량을 이루는 용량 전극(55)을 경합과 함께, 제2 TFT(40)의 게이트(41)에 접속되어 있다. 제2 TFT의 소스(43s)는 유기 EL의 양극(61)에 접속되고, 다른쪽의 드레인(43d)은 유기 EL 소자를 구동하는 구동 전원선(53)에 접속되어 있다.

또한, TFT의 부근에는, 게이트 신호선(51)과 병행으로 보조 용량 전극선(54)이 배치되어 있다. 이 보조 용량 전극선(54)은 크롬 등으로 이루어져 있고, 게이트 절연막(12)을 통해 TFT의 소스(13s)와 접속된 용량 전극(55) 사이에서 전하를 축적하여 보조 용량을 이루고 있다. 이 보조 용량은, 제2 TFT(40)의 게이트 전극(41)에 인가되는 전압을 유지하기 위해 설치되어 있다.

도 2에 도시한 바와 같이, 유기 EL 표시 장치는 유리나 합성 수지 등으로 이루어지는 기판 또는 도전성을 갖는 기판 혹은 반도체 기판 등의 기판(10) 상에, TFT 및 유기 EL 소자를 순으로 적층 형성하여 이루어진다. 단, 기판(10)으로서 도전성을 갖는 기판 및 반도체 기판을 이용하는 경우에는, 이들 기판(10) 상에 SiO₂나 SiN 등의 절연막을 형성 상에 TFT 및 유기 EL 표시 장치를 형성한다.

본 실시의 형태에 있어서는, 제1 및 제2 TFT(30, 40) 모두, 게이트 전극을 능동층(13)의 아래쪽으로 설치한 소위 하부 게이트형의 TFT이고, 능동층으로서 다결정 실리콘(Poly-Silicon, 이하, "p-Si"이라 칭한다.)막을 이용한 경우를 나타낸다. 또한 게이트 전극(11)이 더블게이트 구조인 TFT의 경우를 나타낸다.

우선, 스위칭용의 TFT인 제1 TFT(30)에 대해 설명한다.

도 2의 (a)에 도시한 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(10) 상에, 크롬(Cr), 몰리브덴(Mo) 등의 고용점 금속으로 이루어지는 게이트 전극(11)을 겸한 게이트 신호선(51) 및 Si로 이루어지는 드레인 신호선(52)을 형성한다. 그리고 유기 EL 소자의 구동 전원이고 구동 전원에 접속되어 Si로 이루어지는 구동 전원선(53)을 형성한다.

계속해서, 게이트 절연막(12), 및 p-Si막으로 이루어지는 능동층(13)을 순서대로 형성한다.

그 능동층(13)에는, 소위 LDD(Lightly Doped Drain) 구조가 형성되어 있다. 즉, 게이트 전극(11) 상의 채널(13c) 상의 스토퍼 절연막(14)을 마스크로 하여 이온 도핑하고, 또한 게이트 전극(11) 및 그 양측의 게이트 전극(11)으로부터 일정한 거리까지를 레지스트로써 커버하여 이온 도핑하여 게이트 전극(11)의 양측에 저농도 영역(13) LDD(도면 중 좌측 상측으로부터 우측 하측으로 향하는 사선으로 표시)와 그 외측에 고

농도 영역(도면 중 우측 상측으로부터 좌측 하측을 향하는 사선으로 표시)의 소스(13s) 및 드레인(13d)이 설치되어 있다.

그리고, 게이트 절연막(12), 능동층(13) 및 스토퍼 절연막(14) 상의 전면에, SiO₂막, SiN막 및 SiO₂막의 순으로 적층된 층간 절연막(15)을 형성하고, 드레인(13d)에 대응하여 설치한 컨택트홀에 Al 등의 금속을 충전하여 드레인 전극(16)을 형성한다. 또한 전면에 예를 들면 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)을 형성한다.

다음에, 유기 EL 소자의 구동층의 TFT인 제2 TFT(40)에 대해 설명한다.

도 2의 (b)에 도시한 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(10) 상에, Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(41)을 형성한다.

게이트 절연막(12), 및 p-Si막으로 이루어지는 능동층(43)을 순서대로 형성한다.

그 능동층(43)에는, 게이트 전극(41) 상측에 진성 또는 실질적으로 진성인 채널(43c)과, 이 채널(43c)의 양측에, 그 양측을 레지스트로써 커버하여 미온 도핑하여 소스(13s) 및 드레인(13d)이 설치되어 있다.

그리고, 게이트 절연막(12) 및 능동층(43) 상의 전면에, SiO₂막, SiN막 및 SiO₂막의 순으로 적층된 층간 절연막(15)을 형성하고, 드레인(43d)에 대응하여 설치한 컨택트홀에 Al 등의 금속을 충전하여 구동 전극(50)에 접속된 구동 전극선(53)을 형성한다. 또한 전면에 예를 들면 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화 절연막(17)을 형성한다. 그리고, 그 평탄화 절연막(17)의 소스(43s)에 대응한 위치에 컨택트홀을 형성하고, 이 컨택트홀을 통해 소스(13s)와 컨택트한 ITO로 이루어지는 투명 전극, 즉 유기 EL 소자의 양극(61)을 평탄화 절연막(17) 상에 형성한다.

유기 EL 소자(60)는, 일반적인 구조이고, ITO(Indium Thin Oxide) 등의 투명 전극으로 이루어지는 양극(61), MTDATA(4,4-bis(3-methylphenylphenylamino) biphenyl)로 이루어지는 제1홀 수송층(62), TPD(4,4'-bis(3-methylphenylphenylamino) triphenylamine)로 이루어지는 제2홀 수송층(63), 퀴나크리돈(Quinacridone) 유도체를 포함하는 Bebz2(10-벤조 [h] 퀴놀리놀 베릴륨 착체)로 이루어지는 발광층(64) 및 Bebz2로 이루어지는 전자 수송층으로 이루어지는 발광 소자층(65), 마그네슘-인듐 합금으로 이루어지는 음극(66)이 이 순서로 적층 형성된 구조이다.

또한 유기 EL 소자는, 양극으로부터 주입된 홀과, 음극으로부터 주입된 전자가 발광층의 내부에서 재결합하고, 발광층을 형성하는 유기 분자를 여기하여 여기자가 생긴다. 이 여기자가 방사 실행하는 과정에서 발광층으로부터 광이 출사되고, 이 선이 투명한 양극으로부터 투명 절연 기판을 통해 외부로 방출되어 발광한다.

도 3에 각 신호의 타이밍차트를 나타낸다. 또, 본 실시의 형태에 있어서의 유기 EL 표시 장치의 동작 회로는 상술한 도 6과 동일하다.

도 3에 있어서, (a)는 제 n행의 제1 TFT의 게이트 전극에 공급되는 신호 VC(n)의, 상기 도 3의 (b)는 제 n열의 드레인 신호 VD의, 상기 도 3의 (c)는 제 n행의 제2 TFT의 게이트 전극의 신호 VG(n)의 각각의 타이밍차트를 나타낸다.

도 3의 (a)에 도시한 바와 같이 게이트 신호선 Gn에 접속된 게이트(11)에 게이트 신호가 공급되면 제1 TFT(30)가 1수평 기간(1H) 온 상태를 유지하고 그 후 오프가 된다. 그 온 상태가 되었을 때 도 3의 (c)에 도시한 바와 같이 드레인 신호선 Dn으로부터 도 3의 (b)에 도시한 드레인 신호가 소스(43s)를 통해 게이트 전극(41)에 공급되고, 그 게이트 전극(41)의 전위가 드레인 신호선 Dn의 전위와 동전위가 된다. 이렇게 해서 게이트 전극(41)에 전위가 공급되면, 제2 TFT(40)가 온 상태가 되고, 게이트 전극(41)의 전류치에 상당하는 전류가 구동 전극(50)으로부터 드레인(43d) 및 소스(43s)를 통해 유기 EL 소자(60)의 양극(61)에 공급된다. 그렇게 하여 유기 EL 소자(60)가 발광한다.

이와 같이 구성된 표시 화소가 기판(10) 상에 매트릭스형으로 배치됨으로써, 유기 EL 표시 장치가 형성된다.

이상과 같이, 본 발명에 따르면, 제1 TFT(30)가 n형을 나타내는 불순물을 도핑한 소스 및 드레인을 구비한 능동층(13)을 구비한 LOD 구조인 n형 채널 TFT이기 때문에, 전계 이동도가 높고 제1 TFT(30)의 누설 전류를 억제할 수가 있다. 즉 고속으로 기록을 할 수 있음과 함께 전압 유지 특성이 좋기 때문에, 도 3의 (b)에 도시한 바와 같이 드레인 신호가 1H 마다 변화하는 신호에 추종하여 기록을 할 수가 있고, 도 3의 (c)의 점선으로 나타낸 종래와 같이 게이트 전극(41)의 전위가 변화하지 않고, 실선으로 도시한 바와 같이 전위를 유지할 수가 있음과 함께, 또한 도 8 중의 실선으로 나타낸 바와 같이 높은 온전류를 얻을 수 있기 때문에, 발광하여야 할 전류를 저하시키지 않고 안정적으로 유기 EL 소자에 공급할 수가 있다.

또한, 제2 TFT(40)가 p형을 나타내는 불순물을 도핑한 소스 및 드레인을 구비한 능동층을 구비한 p형 채널 TFT이므로, 도 9 중의 실선으로 도시한 바와 같이, Id-Vd 특성에 있어서 포화하는 영역을 넓게 할 수가 있기 때문에, Vd에 따라서 Id가 변화하기 어렵게 되는, 즉 드레인 전압의 변화에 따른 드레인 전류치의 변동이 적어지기 때문에 유기 EL 소자의 발광 휘도가 재현성 좋고 균일하게 할 수가 있기 때문에 양호한 제조 표시를 용이하게 얻을 수 있다.

특히 다결정 실리콘 TFT에서는, 종래의 기술의 관에서 설명한 바와 같이, 결정 입계가 존재하여, 입계에 트랩된 전자에 의해 포텐셜 장애가 형성되어 공핍층이 넓어진다. 이 때문에 드레인 전극 옆지에 있어서 입계에 강한 전계가 걸려, 이에 따라 가속된 전자가 격자와 충돌하는 충돌 전리 현상이 발생하지만, 그 현상은 n형 채널 TFT의 경우에 비교하여 p형 채널의 경우 쪽이 현저하게 작기 때문에, 드레인 전류는 포화하는 영역을 나타내고 양호한 포화 특성을 얻을 수 있기 때문에, 제2 TFT로서 p형 채널 TFT를 이용한 다.

이상과 같이, n형 채널을 지니고 LOD 구조를 구비한 제1 TFT 및 p형 채널을 갖는 제2 TFT를 구비함으로써, 고속의 기록이 가능하여 누설 전류를 저감할 수 있음과 함께, 재현성이 좋은 발광 휘도를

얻을 수 있는 유기 EL 표시 장치가 얻어진다.

<제2 실시의 형태>

도 4에 본 발명의 EL 표시 장치의 제1 TFT의 단면도를 나타낸다.

본 실시의 형태가 제1 실시 형태와 다른 점은, 도 4에 도시한 바와 같이, 제1 TFT가 n형 채널로서 더블 게이트 구조 및 오프셋 구조를 갖는 점이다.

도 4에 도시한 바와 같이, 제1 TFT는 게이트 전극(11), 게이트 절연막(12)을 적층한 다음에 설치한 p-Si로 이루어지는 능동층 중, 게이트 전극(11)의 상측 및 게이트 전극(11)의 양측에, 전성 또는 실질적으로 진성인 영역 130S가 형성되어 있다. 이 영역이 소위 오프셋 영역이다. 또한 도면의 사선으로 도시한 영역에는 인 등의 n형의 불순물이 도핑되어 있는 소스(13s) 및 드레인(13d)이다. 이렇게 해서, 제1 TFT는 오프셋 영역을 구비한 소위 오프셋 구조를 구비하고 있다.

이와 같이, n형 채널을 갖는 제1 TFT가 더블게이트 구조 및 오프셋 구조를 구비함으로써, 전계 이동도가 높고 누설 전류를 작게 할 수 있어, 또한 제2 TFT를 제1 실시 형태와 마찬가지로 p형 채널을 구비한 TFT로 함으로써 드레인 전압에 대하는 드레인 전류의 변동이 적게 유기 EL 소자의 발광 휘도가 재현성 좋고 균일하게 할 수가 있어 양호한 계조 표시를 얻을 수 있는 유기 EL 표시 장치가 얻어진다.

<제3 실시 형태>

본 실시 형태에 있어서는, 제1 및 제2 TFT(30, 40) 모두, 게이트 전극을 능동층(13) 상에 설치한 소위 톱게이트형의 TFT를 이용한 경우를 나타낸다. 또, 게이트 전극(11)이 더블 게이트 구조인 TFT의 경우를 나타낸다.

도 5의 (a)에 제1 TFT의 단면도를 나타내고, 도 5의 (b)에 제2 TFT의 단면도를 나타낸다.

도 5의 (a)에 도시한 바와 같이, 절연성 기판(10) 상에, p-Si로 이루어지는 능동층을 형성하고, 그 능동층(13)에는, 게이트 절연막(12)을 통해 형성한 2개의 게이트 전극(11)과 중첩하는 채널(13c)과, 그 양측에 인 등의 n형의 저농도 불순물을 도핑한 저농도 영역(13LD)을 형성하고 있다. 또한, n형의 불순물을 도핑한 고농도 영역의 소스(13s) 및 드레인(13d)을 형성한다.

이렇게 해서, LOD 구조 및 톱게이트 구조를 갖는 스위칭용의 제1 TFT가 형성된다.

도 5의 (b)에 도시한 바와 같이, 절연성 기판(10) 상에, 제1 TFT의 능동층(13)의 형성과 함께 능동층(43)을 형성한다. 이 능동층(43)에는, 제1 TFT와 마찬가지로, 게이트 절연막(12)을 통해 형성한 2개의 게이트 전극(41)과 중첩하는 채널(43c)과, 그 양측에 붕소(B) 등의 p형의 불순물을 도핑하여 소스(43s) 및 드레인(43d)을 형성한다. 소스(43s)는 유기 EL 소자의 양극(61)에 접속되어 있다. 또, 유기 EL 소자의 구조는 제1 실시의 형태의 경우와 마찬가지로 설명은 생략한다.

이렇게 해서, p형 채널을 구비한 유기 EL 소자 구동용의 제2 TFT가 형성된다.

이와 같이, 톱게이트 구조를 갖는 제1 및 제2 TFT의 경우도, 상술한 하부 게이트 구조를 갖는 경우와 마찬가지로, 전계 이동도가 높기 때문에 기록이 빠르고 누설 전류가 적으므로 전압 유지 특성이 좋은 제1 TFT, 및 포화 특성이 좋고 전류치의 변동이 작은 제2 TFT를 얻을 수 있다.

그 때문에, 영상 신호의 유지 특성이 좋고, 양호한 계조 표시를 얻을 수 있는 유기 EL 표시 장치를 얻을 수 있다.

또, 상술한 각 실시 형태에 있어서는, 제1 TFT는 더블게이트 구조에 대해 설명하였지만, 본 발명은 그것에 한정되는 것이 아니라, 게이트 전극이 3개 이상의 멀티게이트 구조에 있어도 적용이 가능하다.

또한, 상술한 각 실시 형태에 있어서는, 능동층으로서 p-Si막을 이용하였지만, 미결정 실리콘 또는 비정질 실리콘을 이용하여도 좋다.

또한, 상술한 각 실시 형태에 있어서는, 유기 EL 표시 장치에 대해 설명하였지만, 본 발명은 그것에 한정되는 것이 아니라, 발광층이 무기 재료로 이루어지는 무기 EL 표시 장치에도 적용이 가능하고, 마찬가지로 효과가 얻어진다.

발명의 효과

본 발명의 EL 표시 장치는 고속의 기록과 유지 특성이 좋은 제1 TFT와, 전류 제어성이 좋은 제2 TFT를 구비하고 있으므로, 양호한 계조 표시가 가능한 EL 표시 장치를 얻을 수 있다.

(57) 청구의 범위

청구항 1

양극과 음극 사이에 발광층을 갖는 일렉트로 루미네스스 소자와, 비단결정 반도체막으로 이루어지는 능동층의 소스가 보조 용량에, 상기 능동층의 드레인이 드레인 신호선에, 상기 능동층의 채널 상측에 설치한 게이트 전극이 게이트 신호선에 각각 접속된 제1 박막 트랜지스터와, 비단결정 반도체막으로 이루어지는 능동층의 드레인이 상기 일렉트로 루미네스스 소자의 구동 전원에, 게이트가 상기 제1 박막 트랜지스터의 소스에 각각 접속된 제2 박막 트랜지스터를 구비하고 있고, 상기 제1 박막 트랜지스터는 n형 채널을 가지면서, LOD 구조, 멀티게이트 구조 또는 오프셋 구조 중 어느 하나 1개의 구조를 구비하고 있고, 상기 제2 박막 트랜지스터는 p형 채널을 구비하는 것을 특징으로 하는 일렉트로 루미네스스 표시 장치.

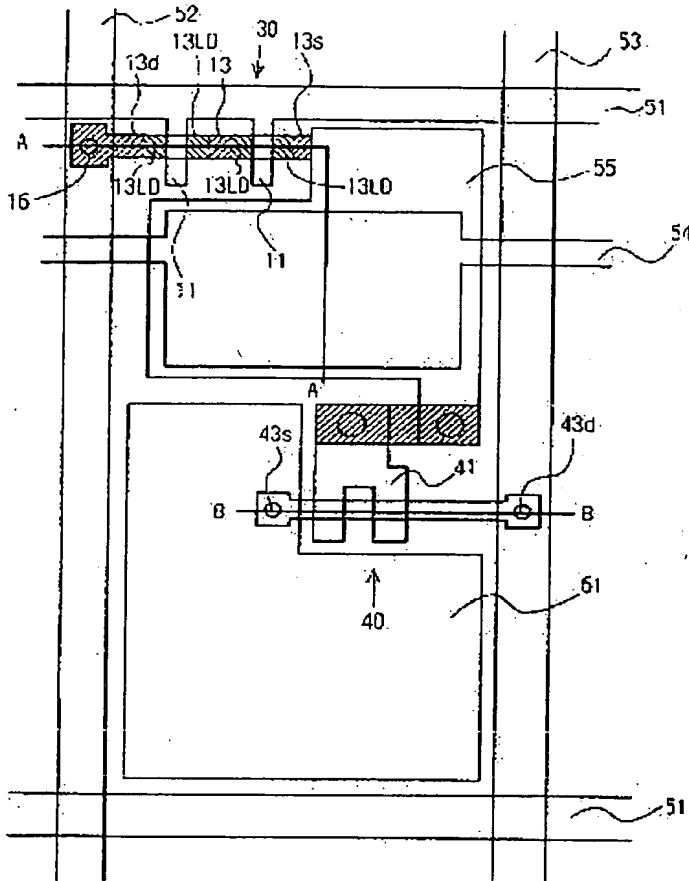
청구항 2

양극과 음극 사이에 발광층을 갖는 일렉트로 루미네스스 소자와, 비단결정 반도체막으로 이루어지는 능동

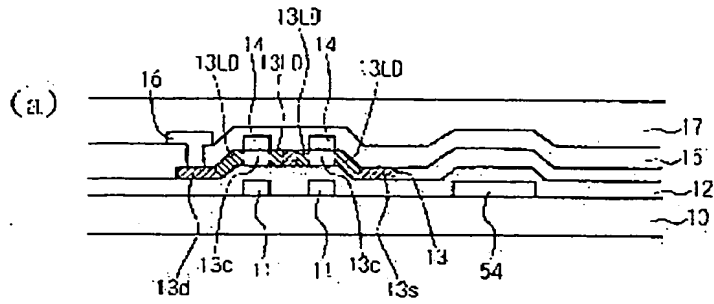
층의 소스가 보조 용량에, 상기 능동층의 드레인이 드레인 신호선에, 상기 능동층의 채널 아래쪽으로 설치한 게이트 전극이 게이트 신호선에 각각 접속된 제1 박막 트랜지스터와, 비단열성 반도체막으로 이루어지는 능동층의 드레인이 상기 일렉트로 루미네센스 소자의 구동 전원에, 게이트가 상기 제1 박막 트랜지스터의 소스에 각각 접속된 제2 박막 트랜지스터를 구비하고 있고, 상기 제1 박막 트랜지스터는 p형 채널을 가지면서, LOD 구조, 멀티게이트 구조 또는 오프셋 구조 중 어느 하나 1개의 구조를 구비하고 있고, 상기 제2 박막 트랜지스터는 p형 채널을 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시 장치.

도면

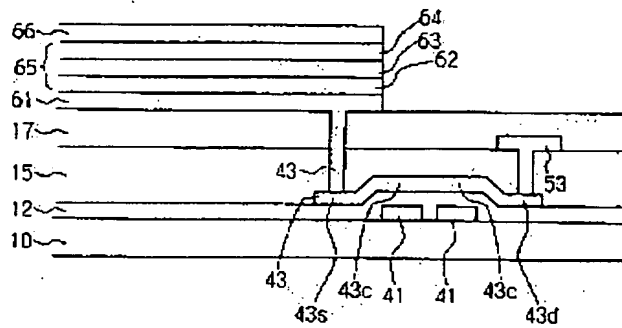
도면1



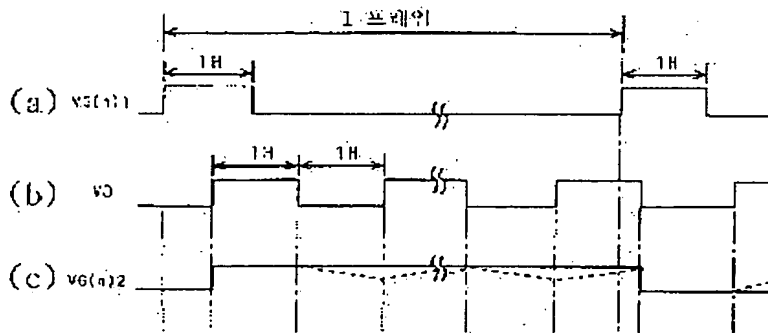
도 2



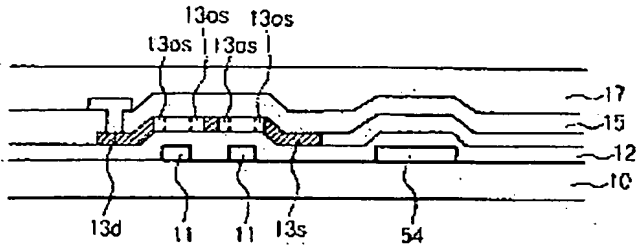
(b)



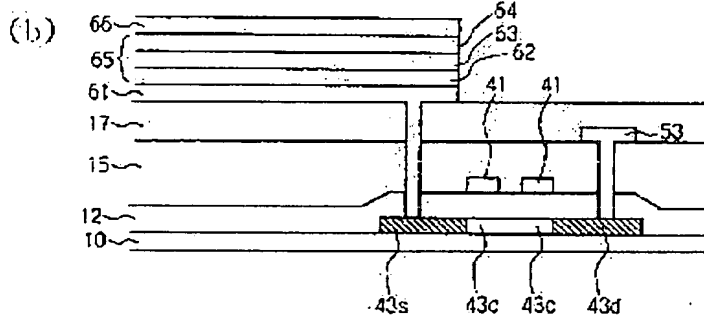
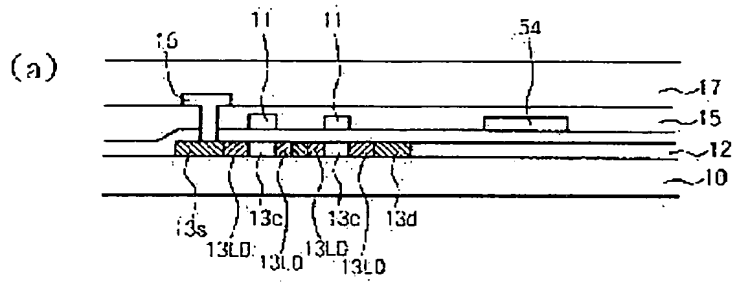
도 3



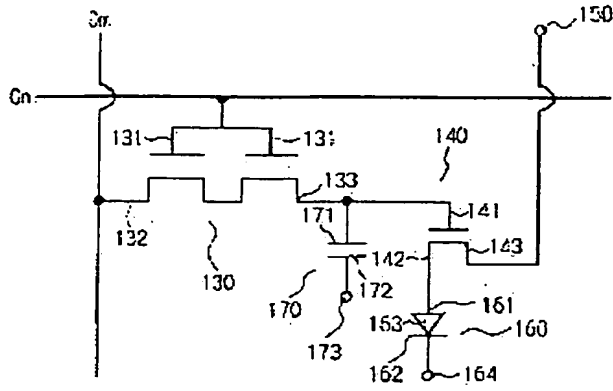
도 14



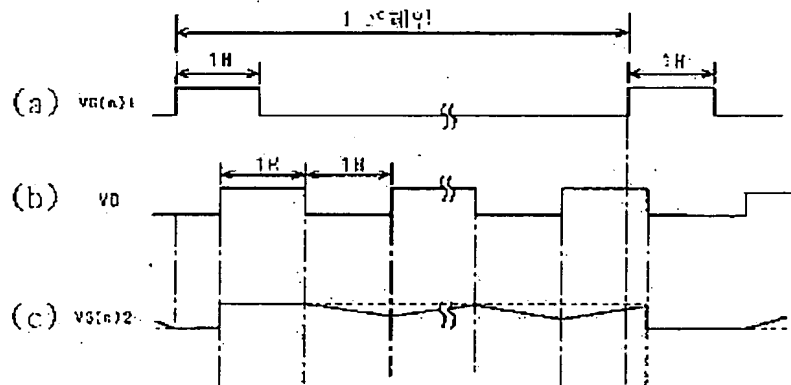
도 15



도 16



도 17



도 18

